



# TAMAÑO DE LÍNEAS - NÚMERO DE CACHÉS

Organización computacional

**ALEJANDRO LOEZA CHAN**

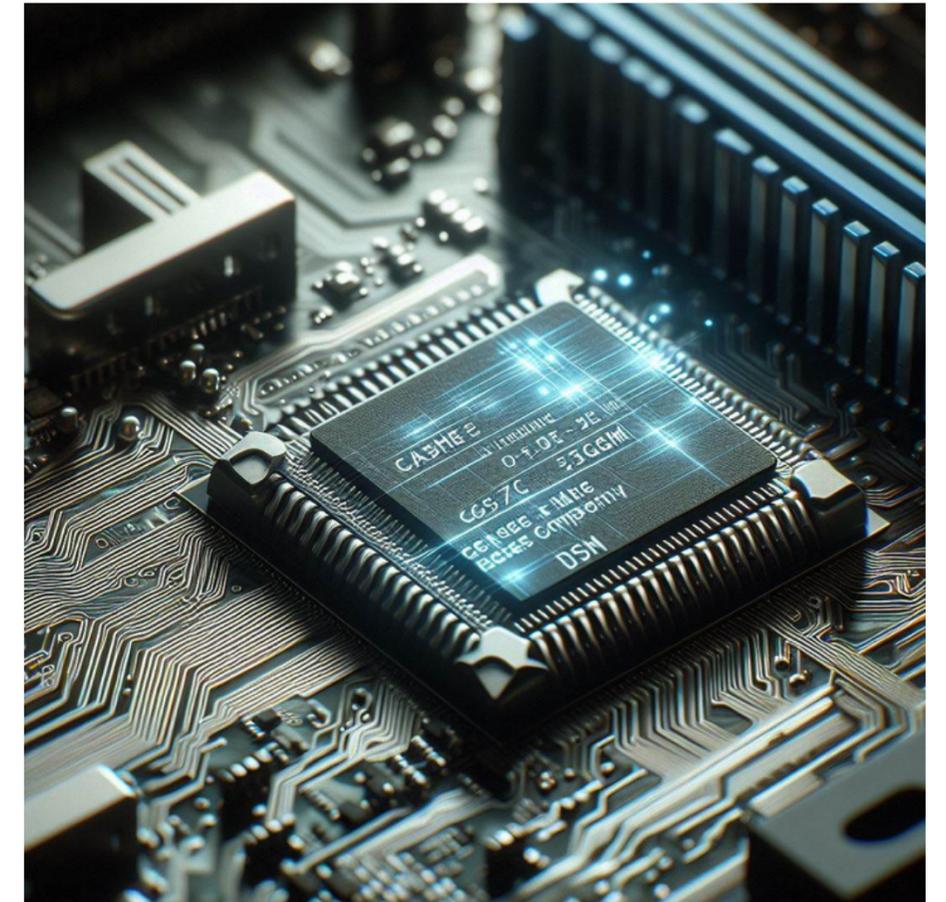
**M. EN C. JORGE J. PEDROZO ROMERO**

**LICENCIATURA EN DESARROLLO EN SOFTWARE**

# TAMAÑO DE LINEA Y SU IMPACTO EN LA CACHE

El tamaño de línea de caché se refiere a la cantidad de bytes que se recuperan de la memoria principal y se almacenan en la caché como una sola unidad.

El tamaño de línea de caché tiene un impacto significativo en el rendimiento de la caché. Un tamaño de línea más grande puede aumentar la tasa de aciertos, pero también puede tener desventajas, como un mayor uso de espacio en la caché y una mayor probabilidad de conflictos de caché.



# PRINCIPIO DE LOCALIDAD Y CÓMO AFECTA AL TAMAÑO DE LÍNEA.



El principio de localidad es un concepto clave en la arquitectura de computadoras que se refiere a la tendencia de los programas a acceder a un conjunto relativamente pequeño de ubicaciones de memoria en un período corto de tiempo. Se divide en dos tipos principales:

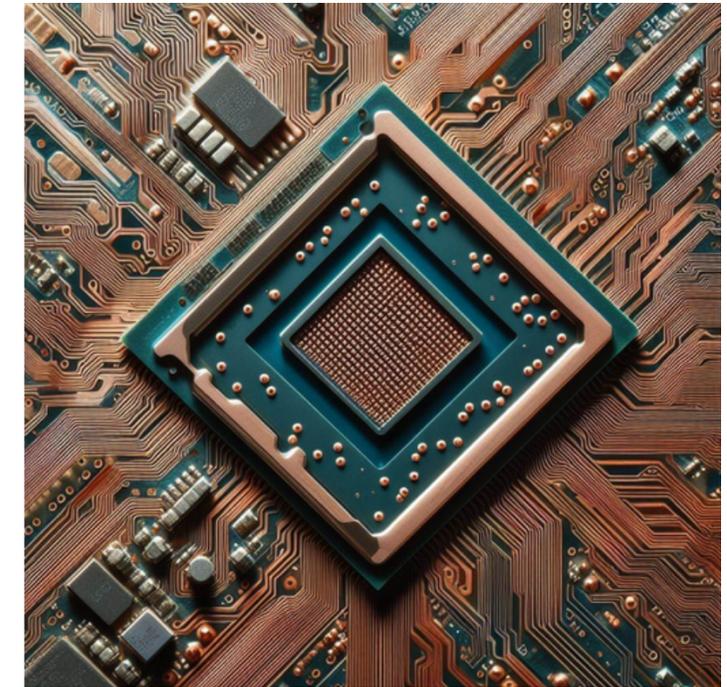
- Localidad espacial
- Localidad temporal

El principio de localidad afecta al tamaño de línea de caché al influir en la cantidad de datos que se traen a la caché en cada acceso a la memoria principal. Un tamaño de línea más grande puede aprovechar mejor la localidad espacial y temporal, lo que puede mejorar la eficiencia y el rendimiento de la caché.

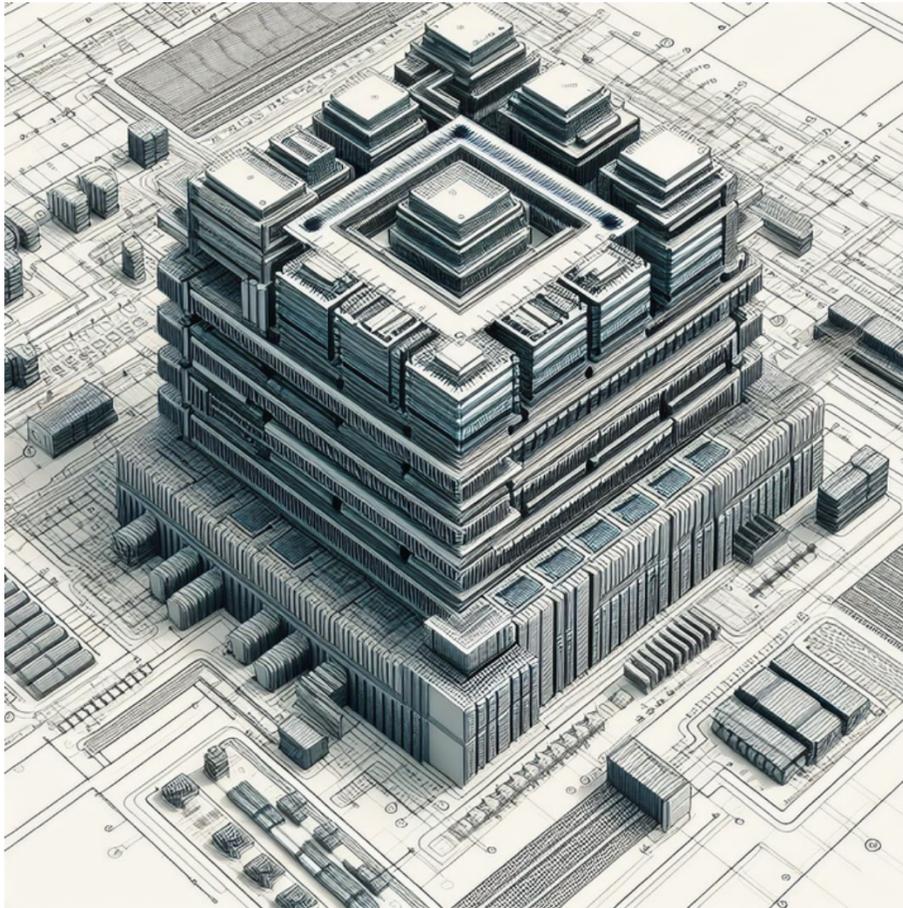
# NUMERO DE CACHÉS

El número de cachés se refiere a la cantidad de niveles de memoria caché que tiene un sistema informático.

Cuando se introdujeron originalmente las cachés, el sistema típico tenía una sola caché. Más recientemente, el uso de múltiples cachés se ha vuelto lo habitual. Dos aspectos de este problema de diseño se refieren al número de niveles de caché y al uso de cachés unificadas versus divididas.



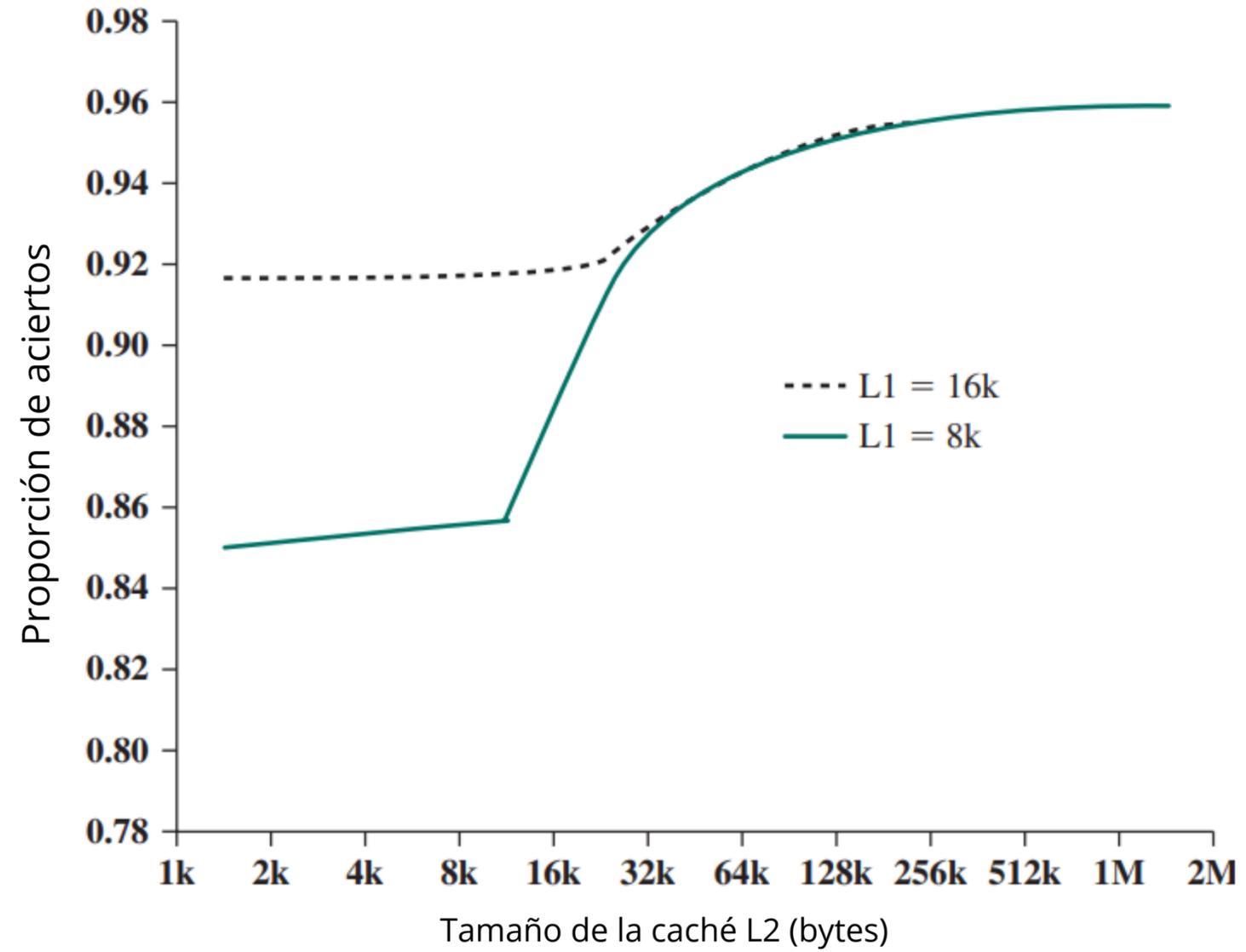
# CACHÉ MULTINIVEL



A medida que la densidad lógica ha aumentado, ha sido posible tener una caché en el mismo chip que el procesador: la caché en el chip.

La inclusión de una caché en el chip deja abierta la pregunta de si todavía es deseable una caché externa. Por lo general, la respuesta es sí, y la mayoría de los diseños contemporáneos incluyen tanto cachés en el chip como externas.

**FIGURA 4.17 ÍNDICE TOTAL DE ACIERTOS (L1 Y L2) PARA L1 DE 8 KB Y 16 KB**



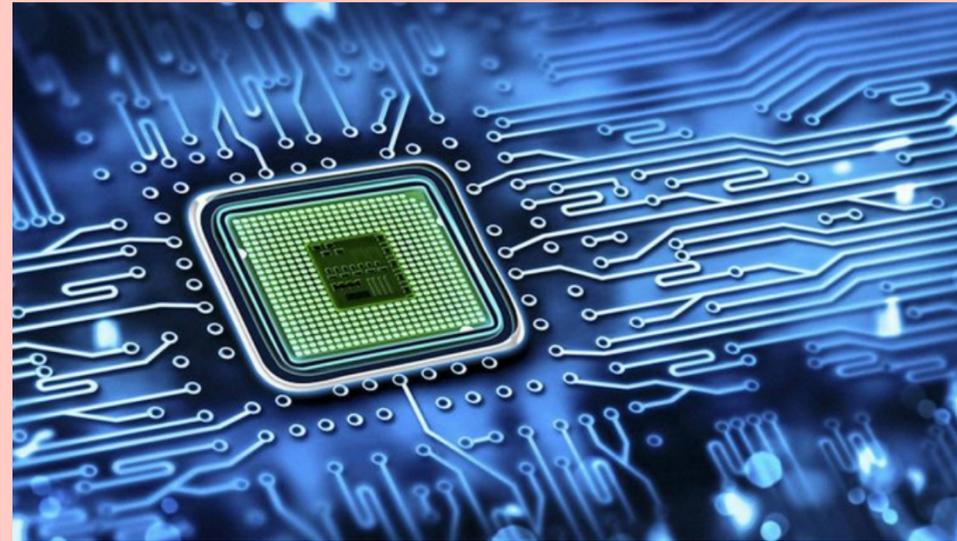
# CACHÉ UNIFICADA Y DIVIDIDA

Cuando la caché en el chip hizo su primera aparición, muchos de los diseños consistían en una sola caché utilizada para almacenar referencias tanto de datos como de instrucciones. Más recientemente, se ha vuelto común dividir la caché en dos: una dedicada a las instrucciones y otra dedicada a los datos.



# CACHÉ UNIFICADA

En una caché unificada, se utiliza una sola memoria caché para almacenar tanto instrucciones como datos.



## Ventaja

Para un tamaño de caché dado, una caché unificada tiene una tasa de aciertos más alta que las cachés divididas porque equilibra automáticamente la carga entre las recuperaciones de instrucciones y datos.

## Ventaja

Simplifica el diseño del hardware, ya que solo se necesita una caché en lugar de dos.

## Desventaja

Puede haber conflictos entre instrucciones y datos, especialmente en programas que acceden intensivamente a la memoria.

# CACHÉ DIVIDIDA



## Ventaja

Reduce la posibilidad de conflictos entre instrucciones y datos, ya que cada tipo de acceso tiene su propia caché.

## Ventaja

Puede mejorar el rendimiento al permitir un acceso más rápido y eficiente a instrucciones y datos por separado.

## Desventaja

Requiere más hardware y complejidad de diseño que una caché unificada.